

# SISTEMAS EMBEBIDOS CON FPGAS, N1

DISEÑO DIGITAL CON VERILOG



Agente capacitador externo.  
Registro ante la Secretaria del Trabajo y Previsión Social  
No. TAI100831FM2-0013.

Revisión 2016B

Curso:	<b>SISTEMAS EMBEBIDOS CON FPGAS, N1. Diseño Digital con Verilog.</b>
Duración:	40 horas
Nivel:	N1
Destinatarios:	Profesionistas y estudiantes que trabajen en el diseño e implementación de sistemas embebidos en áreas de la ingeniería tales como la electrónica, cómputo, telecomunicaciones, mecatrónica, biónica, y el control automático entre otras.
Objetivos:	<ol style="list-style-type: none"> <li>1. Aprenderá los fundamentos del lenguaje de descripción de hardware Verilog.</li> <li>2. Desarrollará los conocimientos y habilidades necesarias para diseñar circuitos combinatoriales y secuenciales, desde su especificación hasta su implementación en una FPGA.</li> <li>3. Realizará módulos de prueba que le permitan hacer verificaciones de los circuitos diseñados.</li> </ol>
Conocimientos previos:	Es deseable que haya tomado un curso de electrónica digital, aunque no es imprescindible. Durante el curso se revisarán los conceptos necesarios.
Equipo de cómputo y software:	El participante deberá de asistir con su computadora al curso con el software instalado: Quartus II Web Edition, ModelSim PE Student Edition y Notepad++. La instalación y uso del software es responsabilidad del participante; se puede descargar gratuitamente desde los sitios de Altera Corp. Mentor Graphics Corp y notepad-plus-plus.org .
Tarjetas de desarrollo:	Las tarjetas de desarrollo empleadas durante el curso son la DE1 y DE2-115 con FPGAs de la Marca Altera. El participante podrá hacer uso de ellas durante el tiempo que dure el curso y en el horario de éste.
Formas de pago:	<ol style="list-style-type: none"> <li>1. Efectivo. Directamente en nuestra oficina de la Colonia San Rafael, en la Cd. de México, previa cita.</li> <li>2. Depósito o transferencia bancaria. En la cuenta: <ul style="list-style-type: none"> <li>- BBVA Bancomer</li> <li>- Tecnologías Avanzadas y de la Información, Grupo XITA BROS S.A. de C.V.</li> <li>- RFC: TAI100831FM2</li> <li>- No. de Cuenta: 0184920570</li> <li>- CLABE: 012180001849205708</li> </ul> </li> <li>3. Tarjeta de crédito. Se utiliza el servicio de PayPal en el minisitio del curso: <a href="http://www.grupoxita.com.mx/#fpga">http://www.grupoxita.com.mx/#fpga</a></li> </ol>
Precios:	<p><i>Precios para el público en general.</i></p> <p>Pago en efectivo, depósito o transferencia bancaria: \$ 6,200 MXN.  Pago con tarjeta de crédito (tres meses sin intereses): \$ 6,700 MXN</p> <p><i>Promoción para estudiantes.</i></p> <p>Pago en efectivo, depósito o transferencia bancaria: \$ 4,200 MXN  Pago con tarjeta de crédito (tres meses sin intereses): \$ 4,600 MXN</p> <p>Verifique por favor a través de nuestros representantes la existencia de otras promociones. Si el participante solicita factura electrónica se emitirá a nombre de éste o a nombre de una institución de educación superior.</p> <p>El participante deberá presentar un comprobante de estudios vigente.</p> <p>Estos precios no incluyen IVA, para la emisión de su factura electrónica deberá cubrir este monto.</p>
Facilidades de pago:	<p>Excepto para los cursos distribuidos a lo largo de una semana (un solo pago), el participante puede cubrir el costo en dos partes del 50% cada una si lo realiza en efectivo, por depósito o transferencia bancaria:</p> <ul style="list-style-type: none"> <li>- Primer pago. En el momento de realizar su inscripción; hasta tres días hábiles antes de que de inicio el curso.</li> <li>- Segundo pago. A la mitad del curso, en el día preestablecido.</li> </ul>
Reposición de clase:	Tendrá un costo de \$300.00 MXN + IVA por dos horas y se programará de acuerdo a la disponibilidad del instructor.

<p>Algunas razones para tomar este curso:</p>	<p>Con los FPGAs usted podrá:</p> <ol style="list-style-type: none"> <li>1. Reducir el tiempo de desarrollo de un sistema electrónico. Con el software de síntesis y simulación podrá diseñar, simular e implementar sus sistemas embebidos muy rápidamente, la mayor parte del tiempo utilizando sólo su computadora personal.</li> <li>2. Implementar sistemas flexibles, que realicen el cómputo de forma paralela, deterministas (que trabajan en tiempo real) y confiables.</li> <li>3. Diseñar no solo el hardware sino también el software en el mismo chip. Si decide continuar con el Nivel 2, podrá conectar los módulos que diseñe en este curso a un <i>microprocesador implementado en el FPGA</i> y escribir drivers para ellos en lenguaje C.</li> </ol> <p>Otras razones son:</p> <ul style="list-style-type: none"> <li>- Buscar trabajar en alguna empresa de alta tecnología.</li> <li>- Quiere retomar el diseño digital en su quehacer profesional.</li> </ul>
<p>Junta informativa:</p>	<p>Puede solicitar una junta informativa en donde el instructor le expondrá con mayor amplitud el contenido del curso y dará respuesta a sus preguntas técnicas. Al solicitar esta junta usted no adquiere ningún compromiso de inscripción; después de ella puede inscribirse si así lo desea. Puede agendar el día y la hora de su visita por teléfono, correo electrónico, o WhatsApp, le confirmaremos su cita a la brevedad.</p>
<p>Inscripciones:</p>	<p>Se puede inscribir de las siguientes maneras:</p> <ol style="list-style-type: none"> <li>1. Enviando un correo electrónico a <a href="mailto:training@grupoxita.com.mx">training@grupoxita.com.mx</a></li> <li>2. Acudiendo directamente a nuestra oficina de la Colonia San Rafael en la Cd. de México, previa cita.</li> <li>3. Vía WhatsApp.</li> </ol> <p>En cualquier caso es necesario nos envíe:</p> <ul style="list-style-type: none"> <li>- Su nombre completo,</li> <li>- teléfono de contacto,</li> <li>- y copia del voucher. Si acude directamente a la oficina puede pagar en efectivo.</li> <li>- Adicionalmente un comprobante de estudios (credencial o constancia vigentes) si aplicó a la promoción para estudiantes.</li> </ul>
<p>Aplazamiento o cancelación del curso de parte de XITA:</p>	<p>Grupo XITA se reserva el derecho de poder cancelar o aplazar la fecha de inicio de un curso cuando no se haya cubierto el cupo mínimo. En caso de aplazamiento XITA dará a conocer a los participantes el estado del curso y la nueva fecha de inicio lo antes posible. El participante tendrá la opción de elegir si desea emplear su pago para la nueva fecha ó si desea la devolución de éste.</p>
<p>Cancelación del participante:</p>	<p>El participante podrá cancelar su inscripción hasta antes de la fecha de inicio del curso; si lo hace dentro de los dos días previos al inicio se le cobrará un 20% del costo total por gastos administrativos.</p>
<p>Constancia:</p>	<p>Se otorgará al participante una constancia al finalizar el curso si cumple con los requisitos descritos en el siguiente apartado. Grupo XITA tiene el Registro TAI100831FM2-0013 como Agente Capacitador Externo ante la Secretaría del Trabajo y Previsión Social. Éste número de adscripción se plasma en la constancia. Asimismo podemos llenar los campos del formato DC-3 si así nos lo solicita su empresa.</p>
<p>Requisitos para aprobar el curso y recibir constancia:</p>	<ol style="list-style-type: none"> <li>1. Concluir satisfactoriamente cada una de las prácticas vistas en clase.</li> <li>2. Tener al menos un 90% de asistencia.</li> </ol>
<p>Instructor:</p>	<p>Grupo XITA le garantiza que usted contará con un instructor profesional con sólida trayectoria industrial y/o académica.</p>

**TEMARIO.**

Unidad		Contenido general.
1	Conceptos fundamentales sobre FPGAs.	<ol style="list-style-type: none"> <li>1. Evolución.</li> <li>2. Tecnologías de programación.</li> <li>3. Arquitecturas.</li> <li>4. Lenguajes de descripción de Hardware.</li> <li>5. Placas educacionales y de desarrollo Terasic DE1 y DE2-115.</li> <li>6. Flujo de diseño.</li> </ol>
2	Software Quartus II Web Edition.	<ol style="list-style-type: none"> <li>1. Exploración general del software.</li> <li>2. Generación de proyectos y archivos.</li> <li>3. Análisis, síntesis y Place&amp;Route en Quartus II Web Edition.</li> <li>4. RTL viewer.</li> <li>5. State Machine Viewer.</li> <li>6. Technology Map Viewer.</li> <li>7. Pin Planner.</li> <li>8. Programmer.</li> </ol>
3	Introducción a Verilog.	<ol style="list-style-type: none"> <li>1. Descripción estructural.</li> <li>2. Modelado comportamental de circuitos combinacionales.</li> <li>3. Modelado procedural de circuitos secuenciales.</li> <li>4. Jerarquía de módulos.</li> <li>5. Tipos de datos y representación de números en Verilog.</li> <li>6. Operadores en Verilog. <ul style="list-style-type: none"> <li>- Aritméticos.</li> <li>- De corrimiento.</li> <li>- Relacionales y de igualdad.</li> <li>- Bit a bit, reducción y lógicos</li> <li>- Concatenación y repetición.</li> <li>- Condicionales.</li> <li>- Precedencia.</li> </ul> </li> <li>7. Tipos de asignaciones en Verilog. <ul style="list-style-type: none"> <li>- Non-blocking.</li> <li>- Blocking.</li> </ul> </li> <li>8. Always e Initial.</li> <li>9. Sentencias if y case.</li> <li>10. Parámetros y constantes.</li> <li>11. Buenas prácticas de codificación.</li> <li>12. Reutilización de código.</li> </ol>
4	Circuitos combinacionales.	<ol style="list-style-type: none"> <li>1. Sistemas de numeración.</li> <li>2. Compuertas Lógicas.</li> <li>3. Funciones Lógicas.</li> <li>4. Simulación. Introducción a ModelSim, primera parte.</li> </ol>
5	Circuitos secuenciales.	<ol style="list-style-type: none"> <li>1. Latches, FF's y Registros.</li> <li>2. Análisis de circuitos secuenciales.</li> <li>3. Diseño de circuitos secuenciales.</li> <li>4. Simulación. Introducción a ModelSim, segunda parte.</li> </ol>
6	Máquinas de Estado Finitas.	<ol style="list-style-type: none"> <li>1. FSMs tipo Mealy.</li> <li>2. FSMs tipo Moore.</li> </ol>
7	Proyecto Final 1.	En ella el estudiante tendrá oportunidad de emplear lo aprendido durante todo el curso.
8	Proyecto Final 2.	Diseño e implementación de un microprocesador básico.